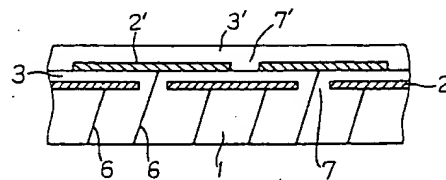


(54) SEMICONDUCTOR SUBSTRATE AND MANUFACTURE THEREOF

(11) 3-133182 (A) (43) 6.6.1991 (19) JP
 (21) Appl. No. 64-272028 (22) 19.10.1989
 (71) SHOWA DENKO K.K. (72) SHIYOU NISHINAGA(2)
 (51) Int. Cl.⁵ H01L33/00, H01L21/208

PURPOSE: To obtain high luminous efficiency by using an epitaxial substrate wherein adjacent lateral direction growth parts having no dislocation are bonded, as the substrate for a light emitting diode LED.

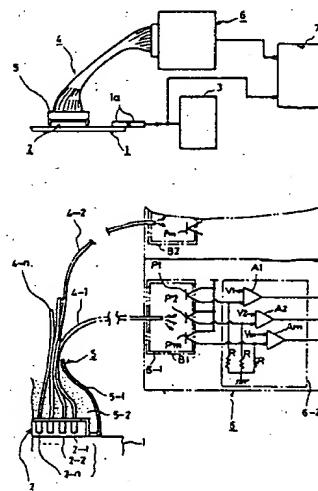
CONSTITUTION: By usual epitaxial growth method, a PN junction is formed from a substrate 1 subjected to lateral direction growth, and an LED is formed. In this case a dislocation 6 may happen to exist in a window part 7 of an insulating film 2 of an epitaxial growth layer 3 obtained by a first lateral direction growth. When an insulating film 2' is formed in the upper part of the dislocation 6 existing in the window parts 7, and lateral direction growth is again performed by arranging new window parts 7' in the part having no dislocation, the propagation of dislocation from the substrate 1 is perfectly shielded for an obtained epitaxial layer 3', so that an epitaxial layer in which dislocation practically does not exist can be obtained. Thereby high luminous efficiency can be obtained.

**(54) TESTING EQUIPMENT FOR LIGHT EMITTING DIODE ARRAY**

(11) 3-133183 (A) (43) 6.6.1991 (19) JP
 (21) Appl. No. 64-272307 (22) 18.10.1989
 (71) FUJITSU LTD (72) MASAMIZU MIZUSAWA
 (51) Int. Cl.⁵ H01L33/00, G01M11/00, H01L21/66

PURPOSE: To speed up the luminescence level test for each luminescent color by installing a means for judging quality by comparing the output of a photo detecting part and the control output of a test controlling part.

CONSTITUTION: A photo detecting part 6 is constituted of an optical fiber connection part 6-1 and a voltage comparing part 6-2. The optical fiber connection part 6-1 outputs a voltage signal subjected to photoelectric conversion according to the optical level of emitted light received by a plurality of photo detectors P1-Pm of each color, arranged so as to face each other in dark boxes B1-Bn, for each end part of each optical fiber. In a voltage comparing part 6-2, the voltage signal is inputted to voltage comparators A1-Am to which a predetermined threshold value is applied, and a detected signal is outputted only when the inputted voltage signal is larger than the threshold value. A quality judging part 7 compares the control signal by which a test controlling part has performed luminescence control with a result signal which an optical detecting part 6 has outputted. When the two signals coincide, a pass indication is displayed. When the two signals do not coincide, a fail indication is displayed. Thereby the luminescence level test for each LED element for each color can be performed in a short time.



1a: connector, 1: printed board unit, 2: light emitting diode array (LED array), 2-1, 2-2, ..., 2-n: light emitting diode (LED), 4-1, 4-2, ..., 4-n: optical fiber, 5: optical fiber coupling part, 5-1: housing, 5-2: resin

(54) COMPOSITE PIEZOELECTRIC MATERIAL AND MANUFACTURE THEREOF

(11) 3-133184 (A) (43) 6.6.1991 (19) JP
 (21) Appl. No. 64-270461 (22) 19.10.1989
 (71) YOKOGAWA MEDICAL SYST LTD (72) YASUTO TAKEUCHI
 (51) Int. Cl.⁵ H01L41/24

PURPOSE: To effectively perform polarizing process for imparting piezoelectricity, by using matrix resin having heat resistance higher than the Curie point of powder piezoelectric material.

CONSTITUTION: Powder piezoelectric material like PZT used as filler, and matrix resin, e.g. cermet resin, having heat resistance higher than the Curie point of the piezoelectric powder are kneaded and molded. This molded material as composite piezoelectric material is polarized. In this process, after the molded material is turned into a postcure state, it is heated at a temperature higher than the Curie point, e.g., at 330-350°C, and gradually cooled while polarization electric field is applied. Hence only titanate zirconate PZT as filler passes the Curie point upward and downward under the intense electric field. During the process, polarization of domains is arranged in order and polarization is performed. When the highest heating temperature and the thermal hysteresis are in the above range, characteristics of the matrix material resin are not changed. Thereby polarizing process for imparting piezoelectricity can effectively be performed.

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平6-105797

(24) (44) 公告日 平成6年(1994)12月21日

(51) Int. Cl. ⁵
H01L 33/00

識別記号 庁内整理番号
B 7376-4M

F I

請求項の数7 (全5頁)

(21) 出願番号 特願平1-272028
(22) 出願日 平成1年(1989)10月19日
(65) 公開番号 特開平3-133182
(43) 公開日 平成3年(1991)6月6日

(71) 出願人 999999999
昭和電工株式会社
東京都港区芝大門1丁目13番9号
(72) 発明者 西永 頌
千葉県柏市逆井1783-42
(72) 発明者 松沢 圭一
埼玉県秩父市大字下影森1505 昭和電工株
式会社秩父工場内
(72) 発明者 松本 文夫
埼玉県秩父市大字下影森1505 昭和電工株
式会社秩父工場内
(74) 代理人 弁理士 矢口 平

審査官 岡 和久

(54) 【発明の名称】 半導体基板及びその製造方法

1

【特許請求の範囲】

【請求項1】 化合物半導体基板表面に部分的に複数の窓部を設けた絶縁物薄膜又は高融点金属薄膜を有し、該薄膜上に上記窓部に露出した基板部分を種として、種部より基板表面に平行な方向に連続してかつ隣接する種部より成長したエピタキシャル成長部分と接合して一体化した化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項2】 第1項記載の半導体基板上にPN接合を有するエピタキシャル成長層を具備してなることを特徴とする半導体エピタキシャルウエハ。

【請求項3】 化合物半導体エピタキシャル成長層が、転位密度 2×10^4 個/cm² 以下のリン化ガリウムであることを特徴とする第1項記載の半導体基板。

【請求項4】 化合物半導体基板表面に絶縁物薄膜又は高

2

融点金属薄膜を形成した後、該膜を部分的に除去して複数の窓部を設け、エピタキシャル成長により上記窓部に露出した基板部分を種として化合物半導体単結晶を成長させ、種部より基板表面に平行な方向に成長した単結晶が隣接する種部より成長した単結晶部分と接合するまで成長させることを特徴とする半導体基板の成長方法。

【請求項5】 第4項記載の方法により得られた半導体基板上に、さらにエピタキシャル成長によりPN接合を形成することを特徴とする半導体エピタキシャルウエハの製造方法。

【請求項6】 第1項記載の半導体基板上に、さらに転位のない部分を種として種部より基板表面に平行な方向に連続して、かつ隣接する種部より成長したエピタキシャル部分と接合して一体化した化合物半導体エピタキシャル成長層を有することを特徴とする半導体基板。

【請求項 7】表面のエピタキシャル成長層が実質的に無転位であることを特徴とする第 6 項記載の半導体基板。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は、化合物半導体を用いた発光素子及びその製造方法に係り、特に高出力化を実現できる発光素子及びその製造方法に関する。

〔従来の技術〕

現在発光ダイオード (LED) は、ランプ、ディスプレイ、リモコン光源等に広く用いられているが、その応用分野が拡大するに伴い、より高輝度、高出力のものが求められている。

LED については、従来より様々な物質を用いたものが作成されており、現在化合物半導体の GaP、GaAs、GaAlAs 等を用いた各種構造のものが市販されている。これらの LED は単結晶基板上に薄膜単結晶をエピタキシャル成長させ、PN 接合を形成することにより能動層を作成している。発光効率に影響を与える要因として能動層中に存在する転位等の各種結晶欠陥の存在があり、これらを低減化することが、LED の高効率化のキーポイントとなっている。

〔発明が解決しようとする課題〕

しかし、上記工程で使用する単結晶基板は、通常 LEC 法や HB 法で作成されたものであり、エピタキシャル成長に用いる温度より高温高压で結晶成長が行なわれるため結晶欠陥を多く含み、特に LEC 法を用いた単結晶では転位密度が大きく、転位密度の低減化には限界がある。液相エピタキシャル成長では、結晶が成長する際に基板の転位の多くをエピタキシャル成長層に引き継ぐため、エピタキシャル成長層内の能動層部分にも多くの転位が存在してしまふという問題がある。これらの転位は、非発光センターとして働くことにより輝度を低下させたり、通電中に増殖して信頼性を低下させる等 LEC 特性に好ましくない影響を与える。

例えば間接遷移のバンド構造を持つ GaP 緑色 LED においては、発光効率が転位の存在の影響を受け易く、第 5 図に示す様に転位密度と輝度とに明確な相関が見られるため、転位密度の低い基板を用いれば、輝度を向上させることができる。しかし、現状では GaP 基板は LEC 法で作られているので転位の低減化が困難であり、通常用いられているものでは EPD が $10^4 \sim 2 \times 10^5$ 個/cm² であり十分な特性とは言えず、基板の低転位化が大きな課題となっている。

また InGaP 等の混晶を液相エピタキシャル成長させる際に、基板とエピタキシャル成長層の格子定数が厳密に一致しない場合、基板とエピタキシャル成長層との界面にミスフィット転位が発生し、それがエピタキシャル成長層中に伝播するため、特定の基板上に成長できる混晶の組成に大きな制約があり、望む特性のものを作成できないという問題点がある。

これらの課題を解決し、低転位密度の結晶基板を使用し、LED 特性の改善を図るのが本発明の目的である。

結晶の低転位化をはかる方法として、最近化合物半導体の液相エピタキシャル成長において、いわゆる横方向成長を用いることにより無転位結晶が作成できることが報告された。(T.Nishinaga et al. Japanese Journal of Applied Physics Vol. 27, NO. 6 1964~967 (1988))。これは論文中に記述がある様に、単結晶基板表面に特定方向をもった絶縁物膜を形成し、その窓部の単結晶基板上に選択的にエピタキシャル成長を行なう方法で、その際結晶成長速度の結晶方位依存性を用いて単結晶を基板表面に平行な方向に成長 (以下横方向成長とよぶ) させることにより、基板からの転位の伝播が遮断されるという原理に基づいて無転位結晶を作成するというものである。その原理を模式的に結晶の断面図として示したのが第 3 図である。

第 3 図において化合物半導体基板 1 上に絶縁物膜 2 を被覆し、その一部分を除去して窓部 7 を設ける。このようにして基板上にエピタキシャル成長を行なうと、基板に平行な方向に成長し、この際、基板中の転位 6 の大部分が絶縁膜 2 によって遮断され、横方向に成長した結晶 3b 中の転位を実質的に消滅させることができる。転位は窓 7 上に成長した窓部成長層 3a にしか存在しないので、この方法によって得られる結晶成長層 3 の転位密度は多くても 2×10^4 個/cm² 以下となる。

この無転位である横方向成長部分に LED を作成することにより欠陥が少なく特性の良い LED が得られると考えられる。しかし論文の方法では、得られた横方向成長は幅 100 μ m 程度の細長いものであり、この上に液相エピタキシャル法で LED 用の結晶の成長を行なうこと、及びその後のチップ化工程は著しく困難である。

〔課題を解決するための手段〕

そこで我々はこの点を改善すべく、横方向成長同志を接続させることを試み、隣接する種部から成長した横方向成長同志をつなぎめなく接続させることが可能であること、さらにその接続部分には転位の発生はなく結晶学的に完全に接続することを発見した。

そしてこの横方向成長を行なった基板を通常の単結晶基板と同様に用いて通常のエピタキシャル成長方法で PN 接合を形成し、LED を形成することにより LED 特性の大幅な改善を容易に行なうことができた。

先ず、本発明による半導体発光素子の製造方法について説明する。第 1 図にその工程を模式的に示す。

先ず、化合物単結晶基板 1 の (111) 面上に、スパッタ法等を用いて厚さ 200~400nm の SiO₂ 等膜 2 を作成する (工程 (b))。次にフォトリソ法を用いて例えば $\langle 2\bar{1}\bar{1} \rangle$ 方向に幅 $d = 2 \mu$ m、間隔 $D = 100 \mu$ m 程度に窓部 7 をあける加工を行う (工程 (c))。加工後の基板を上から見ると第 2 図のとおりとなる。

50 方向を $\langle 2\bar{1}\bar{1} \rangle$ としたのは、この方向に窓を設けた場

合に最も横方向成長の伸びが大きくなるためであり、物質や基板面方位が異なる場合は適宜方向を選択する。また窓の幅 d は狭いほど転位の伝播が少ないため、加工可能な範囲でなるべく狭い方が望ましい。また D/d を大きくすることで窓部に対する横方向成長部分の比を大きくすることにより、転位の低減効果をより大きくすることができるが、 D をあまり大きくすると隣接横方向成長同志が接続しなくなるため、エピタキシャル成長条件に応じて $10 \sim 500 \mu\text{m}$ で適宜選択する必要がある。

次にこの窓部を持つ膜をつけた単結晶基板上に、例えば液相エピタキシャル成長法によって横方向成長を行って横方向成長結晶 3 を得る (工程 (d))。液相エピタキシャル成長は通常行われているいずれの方法でよい。

この方法で作成した結晶 3 は、隣接する種部から伸びた横方向成長部同志がつなぎめなく接続する。

この基板上にさらに液相エピタキシャル法等を用いて LED 用の PN 接合を形成するエピタキシャル成長を行い (工程 (e)) 半導体エピタキシャルウエハを得る。横方向成長部が接続した基板は、通常の単結晶基板と全く同様に扱うことができるため、PN 接合形成は従来から一般的に行っている方法を用いればよい。

この様にして作成した LED エピタキシャルウエハは、そのままチップ化を行ってもよいが、エッチングにより基板部及び SiO_2 膜を除去した後に通常の方法で、電極形成、素子分離を行い、LED 素子を作成しても良い (工程 (f))。

以上の工程で作成した GaP 純緑色 LED の発光効率、基板に直接 LED エピタキシャル成長を行ったものに比べて例えば 1.8 倍にもなり明るさを大幅に向上させることができる。

上記の例では基板上に窓部を作成する絶縁膜として SiO_2 を示したが、その上に横方向成長を行なおうとする化合物半導体が成長しないものならば何でも良く、他に Si_3N_4 や Al_2O_3 等を用いることができ、また W、Mo、Ta、Nb 等の高融点の金属を用いることも可能である。また膜作成方法もスパッタ以外に、CVD 法、蒸着法などを用いても良い。

上記では横方向成長を 1 回行う例について説明したが、横方向成長を 2 回くり返すことにより表面層が実質的に無転位である半導体基板を得ることもできる。すなわち、第 6 図に示すように、1 回目の横方向成長によって得られるエピタキシャル成長層 3 には、絶縁膜 2 の窓部 7 の部分に転位 6 が存在する場合がある。そこでこの窓部 7 に有る転位 6 の上部にさらに絶縁膜 2' を置き、無転位部分に新たな窓部 7' を設けて再度横方向成長をさせると、得られるエピタキシャル成長層 3' は基板 1 からの転位の伝播が完全に遮断され、実質的に無転位のエピタキシャル成長層が得られる。このような欠陥の無い結晶表面に PN 接合を形成して得られた半導体ウエハは、極めて優れた電気特性を有し、LED とした場合は高い発

光効率が得られる。

本方法が適用できる化合物半導体は GaP、InP、InGaP 等があり、従来無転位の単結晶が得られないとされていた化合物半導体に対して特に効果を発揮する。

〔作用〕

本発明は低転位基板を用いることにより LED 特性の向上を図るという原理に基づき、低転位基板として横方向成長層を有する基板を用いることを要旨とし、現実には LED の作成を可能とするために無転位の隣接横方向成長部分を接合させたエピタキシャル基板を作成し、LED 用基板として利用するという特徴としている。

〔実施例〕

本発明の発光素子の製造方法による実施例を、GaP 純緑色発光ダイオードの例を用いて説明する。

まず、GaP 単結晶基板 1 の (111) 面上に、スパッタ法を用いて厚さ 400nm の SiO_2 膜 2 を作成する (工程

(b))。フォトリソ法を用いて $\langle 2\bar{1}\bar{1} \rangle$ 方向に幅 $d = 2 \mu\text{m}$ 、間隔 $D = 100 \mu\text{m}$ に窓部 7 をあける加工を行った (工程 (c))。

20 方向を $\langle 2\bar{1}\bar{1} \rangle$ としたのは GaP (111) B 面を用いた場合は、この方向に窓を設けた場合に最も横方向成長の伸びが大きくなるためである。

次にこの窓部 7 を持つ SiO_2 膜 2 をつけた単結晶基板上に、液相エピタキシャル成長法によって横方向成長を行って横方向成長結晶 3 を得た (工程 (d))。液相エピタキシャル成長は通常行われているいずれの方法でもよいが、ここでは徐冷法を用いた例を示した。成長治具には黒鉛性スライドポートを用い、治具中に金属ガリウム 30g、GaP 多結晶 2g、N 型のドーパントとして Si を 0.1mg を入れ、上記 SiO_2 膜付きの GaP 単結晶基板を配置した。

30 この黒鉛性スライドポートを成長炉の均熱部に設置し、真空置換後水素気流中で 1020°C まで昇温した。 1020°C で 120 分保持し、ガリウム中に GaP 多結晶を飽和させた後、 $0.5^\circ\text{C}/\text{分}$ の冷却速度で冷却を開始し、 2°C 冷却してガリウム溶液を過飽和にした状態で GaP 基板に接触させエピタキシャル成長を開始し、1 時間経過後に再び基板とガリウム溶液を分離してエピタキシャル成長を終了させた。温度プロファイルを示せば第 4 図のとおりである。

40 この方法で作成した GaP は、隣接する種部から伸びた横方向成長部同志がつなぎめなく接続していた。この結晶表面を RC エッチング液 (AgNO_3 (mg) : HNO_3 (cc) : HF (cc) : H_2O (cc) = 4:3:2:4) でエッチングを行ない、転位の観察を行ったところ、窓部分 7 の直上部 3a には基板から伝播した転位 6 が存在するものの、横方向成長部 3b 及び接続部 3c には転位は見られず、平均 EPD は $1000 \text{ 個}/\text{cm}^2$ と基板の転位密度 $50,000 \text{ 個}/\text{cm}^2$ に比べ著しく低下していた。

50 この基板上にさらに液相エピタキシャル法を用いて純緑色 LED 用の成長を行った (工程 (e))。横方向成長部が接続した基板は通常の単結晶基板と全く同様に扱うこ

とができるため、従来から一般的に行っている方法を用いればよい。我々の場合は、スライドポートを用いた徐冷法を用い、N型ドーパントとして H_2S を用いてSを、P型ドーパントとしてZnをガス状で順冷添加するオーバーコンペンセーション法を用いた。

この様にして作成したLEDエピタキシャル基板は、そのままチップ化を行ってもよいが、我々はエッチングにより基板部及び SiO_2 膜を除却した後に通常の方法で、電極形成、素子分離を行い、LED素子を作成した（工程（f））。

以上の工程で作成したGaP純緑色LEDは、発光効率を基板に直接LEDエピタキシャル成長を行ったものに比べて約1.8倍になり大幅に明るさが向上した。

以上GaPの例で示したが、全く同様に液相エピタキシャル成長で作成する他の化合物半導体LEDにも、本発明を適用することができる。特に、InGaP等の混晶を用いる場合、従来基板との格子定数の差が大きく、良質な結晶成長層が得られなかった組成の混晶を、本発明を用いることにより成長させることが可能となった。

〔発明の効果〕

以上説明した様に、本発明によれば次の様な効果が発揮される。

（1）従来の単結晶基板より大幅に欠陥の少ない結晶上にLEDを作成することにより、その特性、特に発光出力を大幅に向上させることができる。

（2）従来高品質な結晶を得ることが困難であった格子定数の異なる基板上への混晶成長が可能となり、利用できる混晶の範囲が広がる。

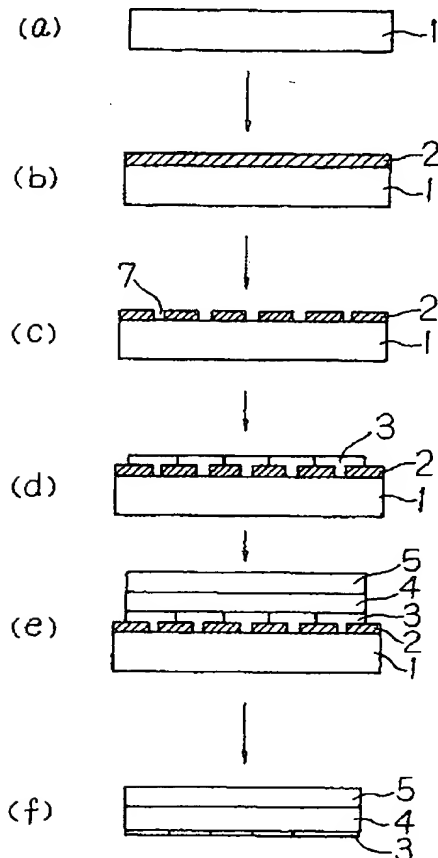
（3）横方向成長が接合した基板は、従来の単結晶基板と全く同様に扱えるため、従来のLED作成のエピタキシャル成長法やチップ化工程をそのまま適用することができるため応用範囲が広く、かつ経済性が高い。

〔図面の簡単な説明〕

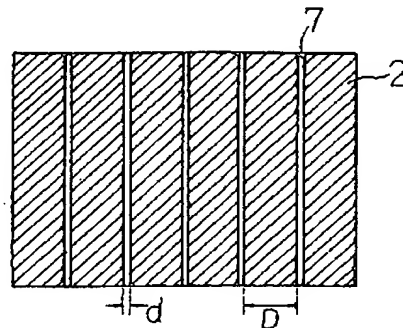
第1図は本発明の一実施例に係る発光素子形成方法を示す工程図、第2図は第1図（c）工程で得られた基板を上面から見た図で、皮膜の加工パターンを示し、第3図は本発明で使用する横方向成長による基板を模式的に示した図、第4図は、横方向成長工程の温度プログラム、第5図は、n型GaP基板のEPDと発光効率の関係を示す図、第6図は横方向成長層を2層有する基板を模式的に示した図である。

20 図中、1は基板、2は皮膜、3は横方向成長結晶、4はエピタキシャル成長層（N型）、5はエピタキシャル成長層（P型）、6は転位を示す。

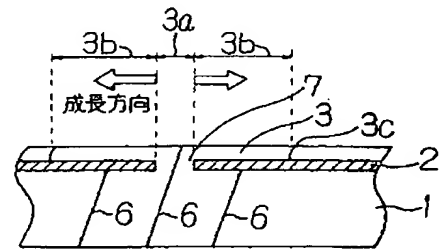
【第1図】



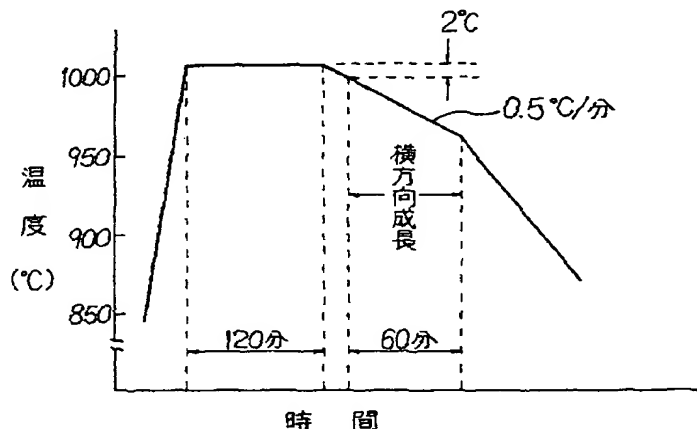
【第2図】



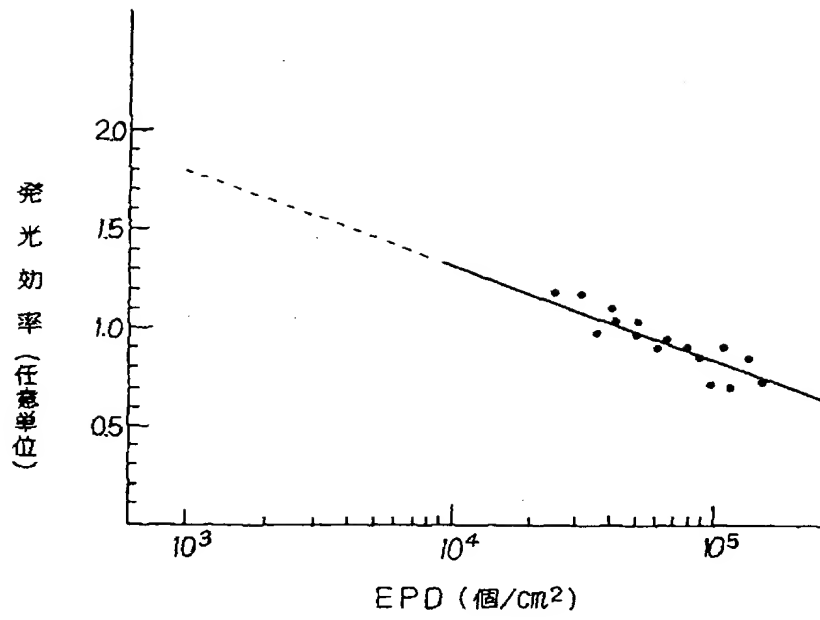
【第3図】



【第4図】



【第 5 図】



【第 6 図】

